

支持两路半独立输出的同步整流控制器

1. 描述

XK1005B2是一款同步整流控制器芯片，支持两个半独立的输出电压 ($V_{O1} \geq V_{O2}$)，无需额外电感和降压芯片，完全一级式降压，效率高，发热少，并且集成分流功率管，可支持总输出功率90W，高度集成，片外BOM极度简化。两个输出电压可以通过FB1/FB2或I²C接口进行独立调节（需满足 $V_{O1} > V_{O2}$ ）。该芯片支持间歇电流模式（DCM）、连续电流模式（CCM）或准谐振模式（QR），兼容目前市场上大多数反激变换器原边控制模式，并且支持GaN应用。

XK1005B2支持宽输出范围调节，两路均可实现3-21V调节。

为了更好地支持连续电流模式（CCM），XK1005B2具备更强的栅极驱动能力以及极短的关断传播延迟，从而将开关损耗，将反向电流降至最低。

XK1005B2采用QFN6x6封装

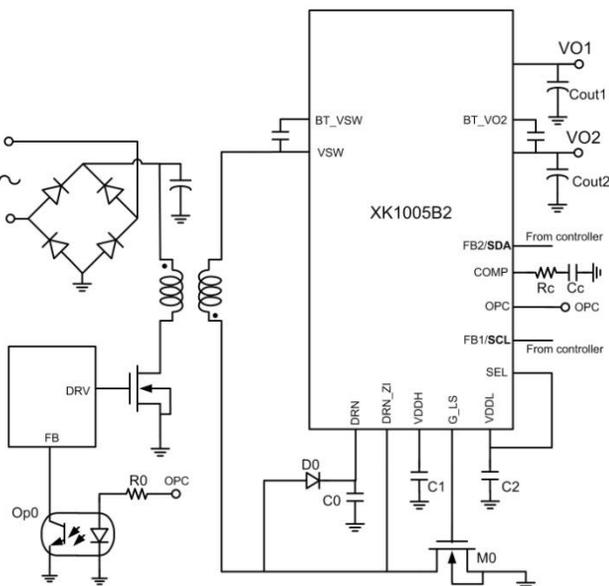
2. 应用

- Flyback反激变换器
- USB PD 快充电路
- 开关电路

3. 特征

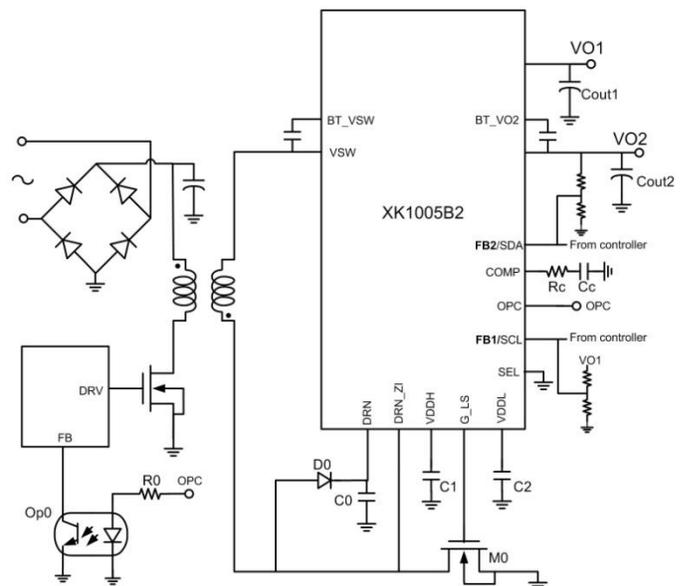
- 用于反激变换器电路可支持两个半独立的输出电压 ($V_{O1} \geq V_{O2}$)，无需任何额外电感和降压芯片，完全一级式降压，效率高，发热少，并且集成分流功率管，可支持总输出功率90W，高度集成，片外BOM极度简化。
- 两路输出可独立调节，调节范围为3至21V，可支持多种快充需求，包括USB PD。
- 支持目前主流反激变换器原边控制模式，包括间歇电流模式（DCM）、连续电流模式（CCM）和准谐振模式（QR）。并且支持GaN应用。
- 无需辅助绕组，变压器设计没有额外需求，和传统反激变换器应用没有区别。
- 40nS 极快的同步整流栅极MOSFET驱动导通延时。
- 15nS 极快的同步整流栅极MOSFET驱动关闭延时。
- 较低的同步整流正向压降调节电压-30mV 以实现最小化传导损耗。
- 具有斜率检测以防止DCM模式下的振铃误启动整流MOSFET。

Application 1



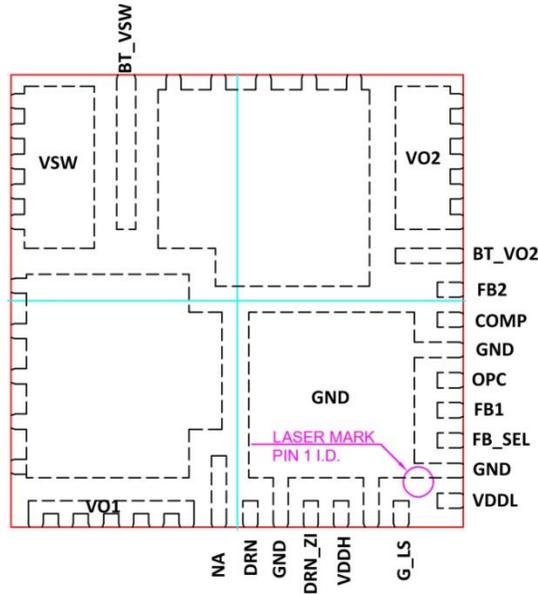
SEL=H : I2C control output voltage

Application 2



SEL=H : I2C control output voltage

4. 引脚配置和功能



引脚说明

引脚		说明
序号	名称	
1	VSW	芯片开关切换节点
2	NA	
3	V01	第一输出电压VOUT1
4	DRN	芯片主要能力供应引脚
5	DRN_ZI	SR低侧应用的同步整流器信号
6	VDDH	提供低侧开关MOSFET的栅极驱动电压域
7	G_LS	栅极驱动输出, 连接低侧 MOSFET 的栅极
8	VDDL	低压差线性稳压器的输出电压
9	SEL	芯片反馈控制模式的选择引脚
10	FB1	输出电压VOUT1的芯片反馈引脚
11	OPC	驱动反馈电流信息的引脚, 连接至反馈光耦
12	COMP	连接芯片电阻电容级补偿网络
13	FB2	输出电压VOUT2的芯片反馈引脚
14	V02	第二输出电压VOUT2
15	BT_VO2	为输出级 MOSFET 提供栅极输出电压域
16	BT_VSW	为输出级 MOSFET 提供栅极输出电压域
17	GND	低侧全局地, 连接至低侧MOSFET 的源极

5. 封装信息
QFN6 × 6

Item	Symbol	MIN.	NOM.	MAX.
total height	A	0.80	0.85	0.90
stand off	A1	0	0.02	0.05
mold thickness	A2	0.80	0.85	0.70
leadframe thickness	A3	0.20 REF.		
lead width	b	0.15	0.20	0.25
lead width	b1	0.20	0.25	0.30
package size	X	5.90	6.00	6.10
	Y	5.90	6.00	6.10
lead length	L	0.25	0.35	0.45
lead length	L1	0.80	0.90	1.00
lead length	L2	0.85	0.95	1.05
lead length	L3	1.95	2.05	2.15
lead pitch	e	0.40 bsc		
lead pitch	e1	0.45 bsc		
lead pitch	e2	0.42 bsc		
lead pitch	e3	0.60 bsc		
lead pitch	e4	0.85 bsc		
lead pitch	e5	0.625 bsc		
lead to E-PAD tolerance	K	0.20	0.30	----
lead to E-PAD tolerance	K1	0.20	0.35	----
Package profile of a surface	aaa	0.10		
Lead position	bbb	0.07		
Parallelism	ccc	0.10		
Lead position	ddd	0.05		
Lead profile of a surface	eee	0.08		

